電機／資訊／通訊科技
SCIENCE AND TECHNOLOGY
Electrical Engineering / Information / Communication Technology
永不放棄希望與理想！
Never give up your dream! Integrity/accountability/teamwork/love

Science and Technology

Electrical Engineering / Information / Communication Technology

劉致為 先生

Chee-Wee Liu・59 歲（1963 年 1 月）

學歷

美國普林斯頓大學　電機工程學系　博士
國立臺灣大學　電機工程學系　碩士
國立臺灣大學　電機工程學系　學士

現任

國立臺灣大學 電機系 / 電子所 / 光電所 / 凝態中心 / 重點科技學院 特聘教授
國立臺灣大學 台積電－臺灣大學聯合研發中心 執行長
國家實驗研究院 臺灣半導體研究中心 正研究員
Editor of IEEE Transactions on Device and Materials Reliability (TDMR)/Associate Editor of IEEE Transactions on Nanotechnology (TNANO)
IEEE Fellow

曾任

國研院國家奈米實驗室 副主任 / 資深研究員
財團法人工業技術研究院電子所 研究組長 / 資深研究員
國立中興大學電機系 副教授

評審評語

致力於 IC 元件前瞻製程技術，是國際知名的半導體領域專家，在半導體節點技術突破方面貢獻良多，其研究成果是半導體產業界重要的標竿，對產業發展貢獻卓著。

Prof. Liu is a leading IC technology researcher and professor for advanced technology nodes. The top talents he has advised and the pioneer research he has done contribute greatly to both IC industry and university education.

得獎感言

拿到「東元獎」是一個很大的驚喜，東元是在電機領域，有歷史，有成就的好公司，但和我做的 IC technology，並不相同。感謝「東元獎」用一個超越公司營運範圍的眼界來鼓勵研究人員。我的得獎，是學生、家人一起努力的成果，這份榮耀是我博士生、碩士生，及家人共享的。也謝謝科技部 / 國科會及 IC 產業近三十年在研究經費上的支援。更謝謝我的博士指導教授 Dr. Jim Sturm、胡正明院士、馬佐平院士、崔琦院士、蔣尚義博士、劉德音董事長、孫元成院長、林本堅院長、徐爵民教授、陳良基教授及許許多多給予指導的前輩。

先進電晶體與 IC 技術節點的領航者

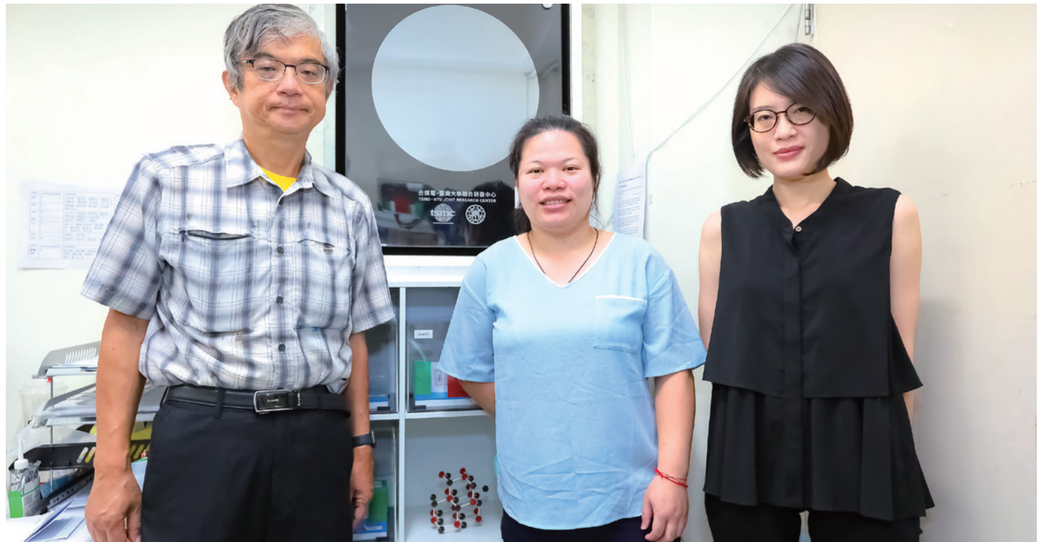
採訪撰稿 / 吳垠慧

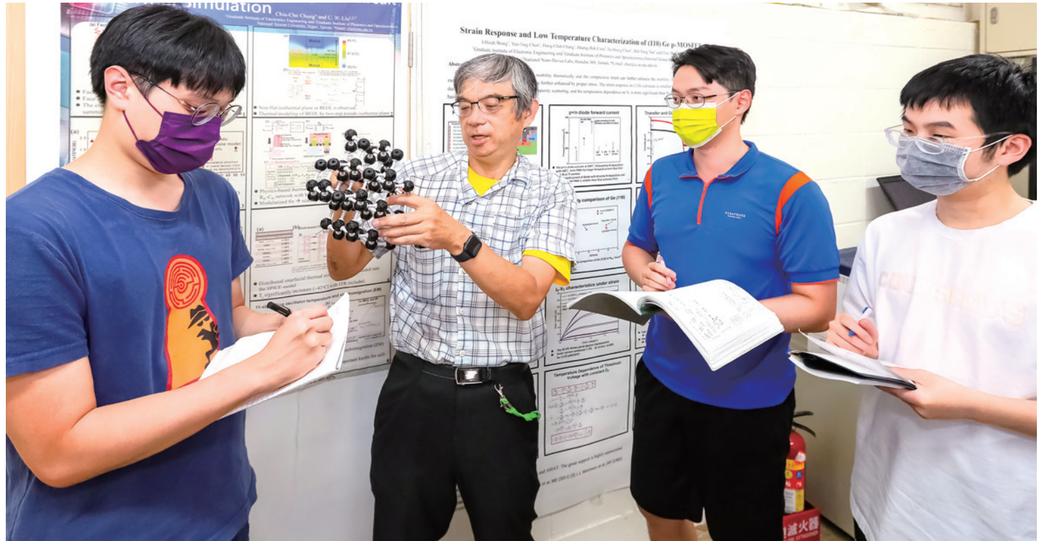
先進電晶體與 IC 技術節點的領航者，帶領的實驗室是前瞻製程人才的搖籃，近期熱門話題的新興科技產業，如：5G、自動車、AI 人工智慧、元宇宙等，發展之勢銳不可擋，全球半導體製造業無不致力於研發尺寸更小、效能更高、低功耗的晶片，顯然已成為各行業二十一世紀決勝負的關鍵，而晶片中的電晶體就扮演非常重要的角色，臺灣大學電機系特聘教授劉致為和他帶領的「前瞻性矽元件與製程實驗室」，就是該領域的翹楚。

劉致為在 IC technology 深耕逾二十年，是臺大極少數以此為研究領域的教授，從2002年的90 nm做到現在1nm以下，在 IC(積體電路) 技術節點的突破貢獻卓著。他的研究內容具備學術價值，且具產業價值，特別專精在應變矽、鍺、鍺錫之磊晶和電晶體、三維積體電路、IGZO 薄膜電晶體暨光電元件等研究。此外，劉教授是製作出第一個 SiGe MIS 隧道發光二極管和 MIS 光感測器的研究者，也是「垂直堆疊通道閘極環繞式電晶體」的先驅，研發出 16 層垂直堆疊通道電晶體，是現今層數最高的堆疊；也是創下「最高矽遷移率 2,400,000 cm^2/Vs 世界紀錄」的保持人。

劉致為團隊的研究成果也受到國際矚目。2021 年六月，在半導體界的國際重要會議「VLSI 2021」公開先進技術節點的研究成果，他們發表世界首顆 7 層與 8 層堆疊鍺矽通道之 GAA 電晶體，其中「7 層堆疊鍺矽通道奈米線」因為外形與人類脊椎相似，之後命名為「SpineFET」。這項研究成果獲選為「VLSI 2021」的 highlight paper。七月底，這項成果又獲得國際期刊《Nature Electronics》的 Research Highlight 報導，這是《Nature Electronics》首次報導臺灣的大學研究成果，因為臺大是目前在業界以外，唯一能研發出多層通道堆疊之 GAA 電晶體的大學，吸引《Nature Electronics》的注意並主動報導，這不僅是對劉致為團隊努力的肯定，也確定實驗室的研究方向，可望成為未來技術節點之一的大趨勢。

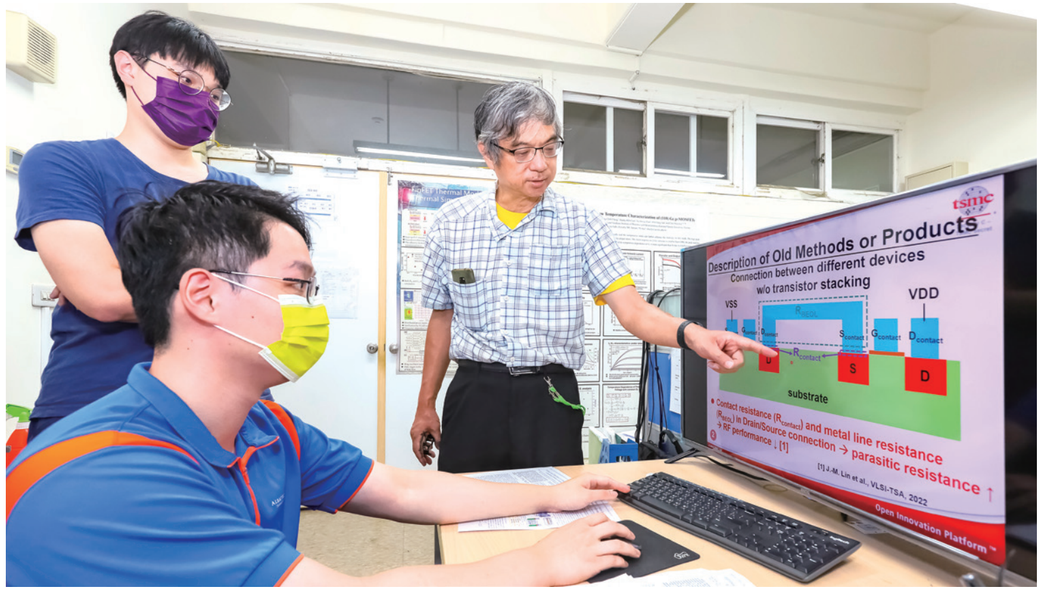
不僅如此，團隊在 2021 年十二月，IEEE International Electron Devices Meeting(IEDM) 國際會議上，發表「多層堆疊鍺錫極薄通道 P 型電晶體」論文，也獲得「最佳學生論文獎」(Roger A.Hacken Best Student Paper，每年僅頒一名)，同樣是臺灣首度獲獎。一個大學實驗室能獲得如此豐碩的研究成果，也讓「東元獎」評審委員一致肯定，劉致為團隊「是目前半導體研究的標竿。電晶體的功能非常多，要放進細微的晶片裡，就是有很大的困難度，全世界都在拚，臺灣半導體做的比人家好，就是有很多好的團隊。劉教授帶著學生做實驗，技術用在業界的效益很大，研究成果對全球半導體都是重要的 impact。」





把電晶體變小的一小步，是世界的一大步

「我的世界很『小』，只有幾個 nanometer，而且越來越



小」，在這樣奈米小的世界裡，劉致為享受極大的樂趣。電晶體1947年問世，業界至今仍不斷挑戰「摩爾定律」（Moore's law）的極限。2022年五月「比利時微電子研究中心」（IMEC）公布未來IC製程技術，一舉推進到0.2nm，預計2036年量產。而劉教授也開始1nm到2A技術節點的研究。

劉致為一開始並非學IC technology，在臺大電機系研究所期間，他做的是III-V半導體研究，到美國普林斯頓大學攻讀博士，美國指導教授Jim Sturm要他做雙極性電晶體（bipolar junction transistor, BJT）和一部分CMOS。回臺後，經業界人士指點，他再深入了解CMOS，由於物理原理差不多，遂調整研究方向。「我提的bipolar計畫都被turn down，就知道是自己的問題。跟業界接觸對我的幫助很大，他們跟我講的都是common sense，CMOS才是業界的需求。」「人要能適應環境，有更好的東西就要選更好的，不要堅持一定得做自己會的東西。工作上能學以致用是理想，邊做邊學才是科技研究更需具備的素養。」

穿著無塵衣在無塵室做實驗很辛苦，劉致為卻是樂在其中。「穿無塵衣是我們的驕傲，無塵衣穿得最好的是阿姆斯壯，他在月球上踏出人類的一小步，而我們就是要把那『一小步』做好，讓電晶體變更好，就是世界的『一大步』。」

註：CMOS：互補式金屬氧化物半導體（英語：Complementary Metal-Oxide-Semiconductor，縮寫作CMOS；簡稱互補式金氧半導體），是一種積體電路的設計製程，可以在矽質晶圓模板上製出NMOS（n-type MOSFET）和PMOS（p-type MOSFET）的基本元件，由於NMOS與PMOS在物理特性上為互補性，因此被稱為CMOS。－維基百科

找出問題根源，努力解決，就能有適合做IC技術的「體質」

「逆來順受、勤奮認真，這種個性很適合做半導體。做不好被罵了，就想辦法再做更好，再罵就再試，最後做出來，就出師了。」即使人生逆風，劉致為也抱持「盡量克服、往前走」的正能量，這樣的體悟，來自研究生涯有順心揚帆、也有行經低谷的時刻。劉致為從小成績都是名列前茅，之所以選填臺大電機系：「因為它是第一志願，不填電機填了其他科系，人家就不知道我很會讀書」，他打趣說。

劉致為1963年生於臺北市，父親是職業軍人，母親是家管，在1970年「客廳即工廠」的年代，平日兼做聖誕燈泡等家庭代工，兄弟姊妹一起把大量串好的聖誕燈泡先在自己家中的客廳點亮，是童年美好的記憶，父母養育三子二女，劉致為排行老大，全家住在父親與同袍自蓋的違章建築，在那個違章建築拆了又蓋蓋了又拆的年代，對於父親不屈不撓的決心與毅力，自然的實踐在劉教授治學的行動上。劉致為的母親不識字，深知教育的重要，她要孩子們只管讀書、毋須煩憂家計，劉家子女沒辜負父母期望，培養出一位博士、三位碩士和一位學士。劉致為從建中、臺大電機工程系學士再讀碩士，接著，和多數臺大畢業生一樣出國深造，到美國普林斯頓大學電機工程學系攻讀博士。

「我在臺灣的學習遇到瓶頸，覺得該去美國看看人家怎麼做。」普林斯頓大學是世界名校，劉致為申請到獎學金，也很幸運承教於美國指導教授Jim Sturm和崔琦院士（1998年諾貝爾物理獎得主），讓他獲益匪淺：Jim Sturm教授讓他學到環保、工安和做實驗同等重要；而以嚴謹聞名的崔琦教授，則是以身示範做研究的正確態度和觀念。

在美國，實驗室不管是儀器故障或毒氣處理，都能打電話給專門的技術諮詢求援，劉致為因此學到正確的解決方法。「有次做實驗被美國學生抗議，因為我用的有些氣體會造成Ozone（臭氧層）破洞，即使法律明定可以使用，我還是捨棄改用較環保的。」劉致為將這樣的觀念帶回臺灣，在教半導體實驗的同時，也把環保意識教給學生。

博士班初期，劉致為曾因實驗做得比別人差而感到挫折，甚至懷疑自己是否入錯行。後來發現他的手汗症對電晶體、機台造成了污染，導致實驗結果不如預期，於是，他改成戴兩層手套、用橡皮筋綁緊，一旦開始做實驗就不停止，直到結束，「手套一脫掉，裡頭都是難以想像的大量汗水。」自此他也領悟了「瞭解自己、瞭解環境，一定可以找出辦法解決」之道。

劉致為偕同太太吳麗玲前往美國留學，期間長子出生。劉致為夫婦育有一子一女，當他投入研究的時間越來越多，對家庭的照顧就變得更少，女兒的生日也因每年固定出國參

加 VLSI 會議經常缺席，心裡總覺得有些虧欠，「因為家人的犧牲，成就了我。」

人生座右銘：「永不放棄希望與理想！」

1994 年劉致為取得博士學位回臺，進入中興大學電機系任副教授，1996 年轉任母校臺大電機系。這兩年，劉致為延續自己的研究孜孜不輟，1999 年發表第一篇 IEDM 論文，2001 年升上教授，此後得以專注在最想做的 IC technology 研究上。2002 年，劉致為借調工研院電子所，成為院內第一位研究組組長，有較大學充沛的經費和人力資源，也打開與業界合作的機會，隔年更加入當時最前瞻的 CMOS 技術「90nm strained Si」計畫，發表多篇 IEDM 論文。當一切看似順風之際，2005 年工研院停止 CMOS 研發的決定，讓劉致為陷入「沒地方可做研究」的困境。

從工研院轉到「國家奈米實驗室」（NDL） 之初，因為沒有經費，劉致為做些簡單的學術性實驗，等待機會。而他最自豪的決定，就是將原本要報廢的 UHVCVD（Ultra High Vacuum Chemical Vapor Deposition）從工研院搬到 NDL。礙於經費限制，UHVCVD 只能先接上水電、維持反應腔體在 500℃ 的溫度運轉，如此度過三年，卻沒想到這個「bake」（烤）機台的決定，在 2008 年崔琦院士請劉致為幫忙製作 high mobility 樣本時，發揮令人驚奇的表現，當時做出 1,600,000 cm^2/Vs 的數據，是首次矽遷移率超過百萬，而後又增高至 2,400,000 cm^2/Vs 至今仍為世界紀錄，這都歸功於當初為了維持機台基本運作的一個決定。

「人生很有意思，明明是不好的事，我們卻把它變成好的事。所以，努力就有希望，有希望就有機會，人生就會有目標。」從不順遂的過程裡，劉致為慢慢修正面對人生低潮的態度，「讓做事的時間變長、悲哀的時間變少。」

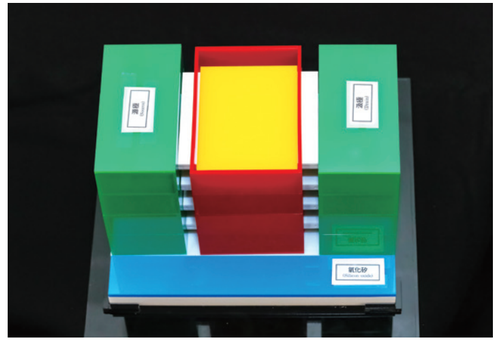
2008 年，劉致為升任 NDL 副主任，研究出現轉機，在顧問胡正明院士（FinFET 技術發明人、台積電第一任技術長）指導下，執行 15 nm（FinFET 及 GAA）計畫，在 IEDM 發表多篇 GAA 研究報告，而今，GAA 已是繼 FinFET 之後，被國際半導體界視為明日之星的技術架構。「胡院士帶給我 vision，才知道自己以前做的都是容易的題目，他出的題目很難，困難的實驗要做很久，但如果能做出來，都比做平庸的事情好。」遇到兩位院士「貴人」，劉致為努力做出成績，也提升學術高度。2018 年躋身「美國電機及電子工程學會」會士（IEEE Fellow）。

2013 年八月「台積電－臺大聯合研發中心」成立，劉致為出任執行長，到 2023 年間一共執行兩期「大聯盟計畫」：第一期針對 7nm-5nm 的技術節點做探究，第二期以超 3nm 技術節點為主軸。來自業界的需求和資源挹注，彌補大學的不足，劉致為雖然未曾到產業工作，實驗室的研發成果都能盡量落實到業界產生實質效益，至今一共執行 125 件產學合作，先期技術移轉 67 件；117 件發明專利，美國專利有 70 件，臺灣專利 45 件，中國專利 2 件，這樣的成績均得力於和業界之間無礙的連結。

註：1988 年成立的「國家奈米元件實驗室（NDL）」，2019 年與「國家晶片系統設計中心（CIC）」合併成為「國家實驗研究院臺灣半導體研究中心（TSRI）」。

呼籲各界重視臺灣 IC 技術高等教育正面臨師資斷層的隱憂

劉致為的同儕和學生投身業界者多，事實上，當年從美國返臺，劉致為不僅申請大學教職，也曾應徵台積電，「那



個年代能申請到大學教職不容易，業界朋友建議我留在學校。我從不覺得後悔，至少在學校我是個好老師。」

採訪過程中，劉致為三句不離學生：「學生是我的驕傲。當老師是緣份，我就把這份工作做好，把好學生留在臺灣，幫助臺灣的產業繼續往前走，這是我的重要工作。」劉致為桃李天下，遍及美國和臺灣半導體大廠，現在臺大電機系、電子所都有教課，也時常至臺大物理所、陽明交大、清大、臺科大演講，參加陽明交大的相關計畫等，目前有四十位碩博士生，多在新竹的「臺灣半導體研究中心」實驗室做研究。

他不只傳授專業知識，也時常砥礪學生「將來要做的比老師、學長姊更好」，還身兼心靈導師：關心學生的研究進度、經濟狀況、交往對象、婚姻大事到價值觀的建立，期勉自己和學生以「誠信 ・ 負責 ・ 合作 ・ 愛心」（Integrity/Accountability/Teamwork/Love）為信念，而為了維護學生的身體健康，他甚至訂立每週有「體育課」時間！「我對學生只有一個要求：『你們是運氣最好的人，可以賺很多錢，一定要有愛心，一定要幫助別人。』」劉致為認為，臺灣半導體產業今日之所能傲視國際，「臺灣人有耐性、肯付出些許犧牲、對公司有向心力和不輸人的耐力，是勝過美國、韓國

這些強勁對手的特質。」因此，他常對學生耳提面命：「人家罵你，你應該開心，表示你做的東西很重要，當人家不罵你了，表示你做的事情不重要，做錯了人家也不 care。」

年屆六十，劉致為現在最苦惱和努力張羅的，是找到願意投身教育、有熱忱和使命感的接班人，「半導體產業大好，業界發展速度比教科書還快，學校研究經費又不足，還是非常需要好老師來教學和帶領學生做研究。」劉致為的苦惱突顯出臺灣 IC 技術高等教育正面臨師資斷層的隱憂。

對「東元獎」的期望

我在半導體先進技術節點從 90 奈米（2002）一直做到 1nm，而且培養出非常優秀的學生在產業界及學界勞力耕耘，今日有幸得獎，未來一定會全力爭取新進傑出人才加入大學，全力做好產業與學校的橋樑，創新技術，厚植科學，一起教育出更好更優秀的人才。並強調工安和環保的重要，加強學生對社會的關懷，讓學生了解事業有成，是有更多的能力幫助社會，有才能有能力的人，是要領導社會，是要負大責任。

由於產業大好，而大學經費不足，在研究及薪資上都很難滿足年輕教授的基本需要，所以很難在高科技領域聘到夠好的師資。若「東元獎」能夠有一部份經費，協助大學聘請年輕優秀的教授，當我們退休時，還有傑出的年輕人願意接棒，並讓他們也可兼顧家庭。另外年輕教授剛剛起步，國際重要會議，若沒有論文，科技部是無法補助出國開會的經費，東元可考慮補助，讓年輕教授可以因接軌國際而早日有成。

半導體產業在臺灣發展不錯，也許可以請東元科技文教基金會向半導體產業募集經費，將規模擴大，使得大學能夠有足夠的經費聘到好的半導體教學師資，產業與大學有更好的互動。相信以貴基金會長期的公益成果及公正形象，必然會得到業界的信任，共襄盛舉。

為了要永續「東元獎」，若是東元電機要發展半導體產業，增加獲利，進而增加「東元獎」的經費，我願意盡棉薄之力。

成就歷程

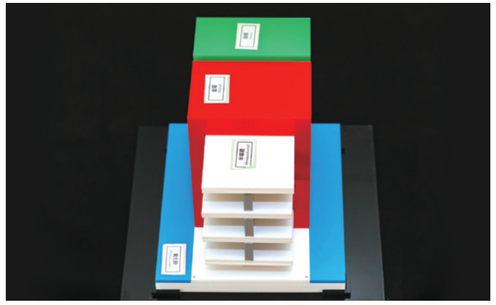
1994 年獲得 Princeton PhD（謝謝指導教授 Jim Sturm），進中興大學電機系任副教授，由於中興電機當時沒有研究所，在沒有研究生的情況下，我善用在 Princeton 培養的博士研究能力，持續獨立執行自己的研究計劃。1996 年轉到了母系臺大電機，前二年，依然沒有正式的學生，但我仍潛心投入研究，卻因此對家庭的照顧則更少了。所幸向科技部及業界申請的經費陸續到位，在臺大我組裝了我人生第二臺的 RTCVD (rapid thermal chemical vapor deposition)，由於臺大時常停電，又有地震、颱風，為了怕毒氣外洩，要測漏，重新 piping，幾乎每個月都在進行，比在美國更累、更苦。怕學生做實驗有危險，遂於辦公室安裝實驗室的監視器，數十分鐘就要監看一下學生實驗的狀況，十分緊張。幸運的是在 1999 年，發表了第一篇 IEDM 論文，2001 年順利升上教授。

沒升等壓力後，最想做的是在 IC technology 的研究上，能夠到達國際一流水平，此時工研院正好需要 SiGe/Si HBT 計劃的主持人，在徐爵民所長及陳良基教授的支持下，2002 年借調工研院電子所，做了第一位研究組長，除了工研院的工程師外，臺大及清大的學生一起幫忙，第二年更加入 90nm strained Si 計劃，是當時最前瞻的 CMOS 技術。發表了多篇 IEDM 論文。也是臺大師生邁向 IC technology 的首部曲。

同時臺大電機吳瑞北主任（2004-2007），首次對電機系半導體的教學與研究進行大力改善，和台積電簽訂「台積學程」，由台積電的專家在臺大上課，教授學生 IC technology，並補助大學部半導體實驗量測機台，我將實驗內容完全改為 N/PFET 的製程與量測。從大學開始培養 advanced CMOS technology 的人才。

2005 年工研院決定停止 IC technology 的電晶體研發，並將 4 吋廠結束營運。但我使用的 UHVCVD (Ultra High Vacuum Chemical Vapor Deposition) 情況良好，在我的請求及工研院長官的幫忙下，移到當時的國家奈米實驗室 (National Nano Device Labs，NDL)，我也開始在 NDL 做實驗，希望能繼續使用 UHVCVD，但限於經費只有先接水接電，維持反應腔體 500℃的溫度，直到 2008 年接任 NDL 副主任（主任是楊富量博士），在胡正明院士的指導下，執行 15 nm（FinFET 及 GAA，gate all around）計劃，才開始有轉機，一連串的 GAA papers 也在 IEDM 發表。Nobel Laureate 崔琦院士，致電要我製作 high mobility 的 sample，用於 quantum computing 計劃。於是利用 UHVCVD 長出了至今仍為世界記錄 2,400,000 cm^2/Vs 遷移率的strained Si。兩位院士的指導，提升了我的高度。

2011 年一月 Intel- 臺大創新研究中心（Intel-NTU CCC Center）經審核通過確定成立，成為全臺首梯 I-RiCE 中心。研究內容和 IC technology 無關，使得臺大願意做 IC 製程的學生愈來愈少，我又回到了自己的計劃自己做的窘境。我的同學呂學士教授由 IIIV 半導體轉型成功，和眾多教授自 2001 年與聯發科合作，爭取學生作 IC design，使 IC 製程更加雪上



加霜。於此同時我也在思考轉型，在臺大沒實驗室、沒設備、沒期刊，除了我之外大家對 IEDM/VLSI 也沒興趣。我決定將困難之處告知台積電人資魏烈恆（Alex）經理以及支持半導體研究最多的吳瑞北主任，並向蔣尚義營運長（蔣爸）說明困境，在蔣爸的指示下，由潘正聖處長（Sam）協助，一起申請大聯盟計劃，在和 Sam/Alex 的充分合作下，大聯盟一期（7nm 到 5nm 技術節點：2013-2018）以 integrity 為計劃的核心價值，最後獲得科技部的支持，為減少我在庶務上的負擔，聘請黃慧嫻經理負責中心行政工作，四人志同道合的努力，在當時的時空背景，有了很多突破。之後的九年，也是我人生最拼命的九年，絕不辜負蔣爸的支持。在 2014 年二月，聯發科技、臺灣大學合作設立「聯發科技-臺大共創研究中心」，由臺大電機系教授呂學士擔任主任。而台積電中心在 2013 年八月成立，中心主任及大聯盟計劃主持人均敦請李嗣涔前校長擔任。我則離開 NDL 副主任擔任台積中心執行長，在臺大現行架構下，全力磨合，執行業界出題，學界解題的計劃目標，使得願做 IC technology 的學生開始變多。台積中心與聯發科中心相同為臺大功能性的一級單位。

因為大聯盟一期經費李前校長決定以 He beam 為計劃主軸，在 Sam 的諒解下，爭取與 Applied Materials (AMAT) 合作，由臺大和 AMAT 簽約，由 AMAT 提供 GeSn epi，由臺大做元件，首次証實 CVD 成長的 GeSn 的 mobility 可比 Ge 更高，和 AMAT 一起發表了 IEDM 論文。

大聯盟二期（超三奈米：2018-2023），在科技部及台積電同意下，繼續執行，並加上 accountability 為核心價值。我以 GeSn nanosheet PFETs 為研究內容。另外，我運氣很好，在最後一刻獲得陳良基部長推動的射月計劃支持做 GeSi 3D NFETs。在學生的努力下，我們的研究成果受到了 2021 年 Nature Electronics 的 research highlight 報導（應為首次報導臺灣的大學研究成果），也選為 2021 VLSI highlight paper。並獲得了 2021 IEEE IEDM Roger A. Hacken Best Student Paper Award，為臺灣首次獲獎。

兩期大聯盟計劃，馬佐平院士有很多建言和指導，他對科學的嚴格要求，讓我時時刻從應用科技重新審視基礎科學，他回我的最後一封 email，仍對大聯盟計劃有所指導，我會奉為圭臬。最近，台積中心主任及大聯盟主持人，由李前校長任命光電所吳志毅教授接任，他們在臺大新聞稿中，宣佈二維材料可用於 1 奈米以下，二維材料電晶體與矽基相當。在接受電子所二十週年訪談時，表示大聯盟三將以二維材料為主。現在我參加了在科技部【A 世代半導體計畫】，和其他九個計劃，研究矽基技術，希望可延續到 1 奈米以下。努力就有希望。不要放棄希望。

國家奈米實驗室（NDL，現為臺灣半導體研究中心）提供了自己沒有實驗設備的教授一個希望，雖然離臺大遠了一些，臺大學生仍然可在 NDL 完成他們的理想，謝謝 NDL、更謝謝臺大學生願為自己的理想，在臺北與新竹之間奔波，穿上無塵衣在無塵室工作，為國家的科技打拼。由於國家奈米實驗室的支持，我身為計畫主持人的「射月計劃」及參與陽交大的「A 世代計劃」（劉柏村研發長為主持人）雙雙獲得 2022 年未來科技獎。

具體貢獻事蹟

劉教授的重要成果與貢獻在於磊晶的設備提升及高品質 Si/SiGe/GeSn 磊晶成長：應用於先進元件的通道及汲 / 源極，擁有最高矽遷移率 (2,400,000 cm^2/sec) 的世界紀錄及最低汲 / 源極阻值。電晶體的創新：首次證明 Si cap 可保護高遷移率 SiGe 通道，已在 5 奈米製程節點量產，成功研發 16 層垂直堆疊通道電晶體，是現今層數最高的堆疊。並發明 tree 電晶體：將奈米片和鰭式電晶體結合。研製成功垂直堆疊的 nanosheet nFET/pFET (complementary FET, CFET)，並顯示 inverter 的功能。首次證明金氧半 Si/GeSi/GeSn 的發光二極體及偵測器。理論分析擘畫未來：證明 GeSn 在 Sn 濃度大於 41%，為零帶溝半導體，並非過去學界認知的 α-Sn 為 semi-metal，讓世人重新審視 GeSn 的運用。理論和實驗證明鍺的拉曼偏移，和矽不同方向。計算 Ge 的電子遷移率，了解晶向和應變的反應。

研究展望

因緣際會，我的研究領域，很適合學生畢業從事 IC technology 的工作，很多學生去台積電，但瑞鼎、鈺創、群創、聯電、聯發科、世界先進、南亞科、旺宏、友達、Micron、Intel... 也有學生進入，因此得到產業在研究經費上的支持。也希望學生因更了解 IC technology (transistor)，而更熱愛工作，生活和工作合一。正在撰寫計劃書，研究未來 1nm 到 2A 的技術節點所需的 nanosheets, TreeFETs, CFETs, ultrathin body, Ferroelectric memory, 3D IC, 在人生的最後一哩路，奮力一搏，培養更多學生，成為有用的人。更希望青出於藍，學生在我的肩膀上，看的更遠，做的更好。風簷展書讀，古道照顏色，我會在不同時空，以學生的成就為榮。

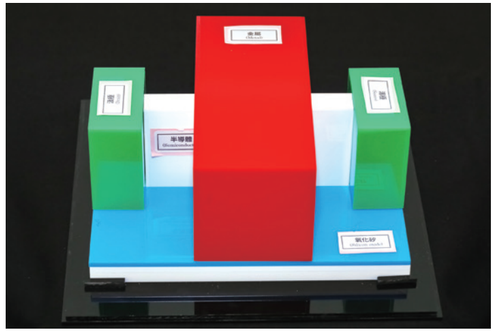
Prospective of "TECO Award"

Based on my research and teaching experience from 90 nm node to beyond 1 nm node, I fully understand that to teach the top talents, we need the top faculty members. For the experimental research, both occupational safety/ health and environmental protection should be considered in our research and teaching plan. The codes of ethics in my lab are integrity/accountability/ teamwork/love. To be successful engineers, your wealth not only to makes you to have a wonderful life, but also the poor and the needed to have a better life. The top talents need to take heavy load of responsibility.

Due to the high-income jobs in semiconductor/IC industry, universities have difficulty to recruit top Ph.D. as faculty members to teach students. TECO can consider to support some endowments in universities to attract the top Ph.D. to be professors. TECO technology foundation can start a campaign to raise funds from semiconductor companies and take a lead to support young faculty members, based on the good track records of TECO award selection process.

History of Achievements

After receiving PhD from Department of Electrical Engineering, Princeton University (Prof. Jim Sturm was my advisor) in 1994, I found a faculty position at Department of Electrical Engineering, National Chung Hsing University. I was alone to do my research project due to no graduate students. It was a kind of combination of professor work for teaching and Ph.D. student work for research. With some research results, I



was transferred to Department of Electrical Engineering, National Taiwan University in 1996. However, no official students were taken to help me to do the research for the first two years. Fortunately, the funds from government and industry were granted, I was able to build my 2nd Rapid Thermal Chemical Vapor Deposition (RTCVD) tool in NTU. I worked days and nights with very limited time with my family. The frequent power failure, typhoons, and earthquakes made the toxic gas handling more difficult in NTU than in Princeton. Leak check, manual VCR piping, and pumping test are my monthly routine work. To check the safety of the student who was running the RTCVD, I had video connection in my office to RTCVD. This working model made me extremely nervous. All the hard work paid off and my first IEDM paper was accepted in 1999. I was promoted a full professor in 2001.

Being a full professor, the first priority work is to make NTU IC technology research internationally recognized. Meanwhile, ERSO/ITRI was looking for a PI to lead a Si/SiGe heterojunction bipolar transistor project. With the support of General Director Jyuo-Min Shyu and Prof. Liang-Gee Chen, I took a leave from NTU and worked as a Research Director in ERSO in 2002. Under this particular arrangement, NTU students, and NTHU students as well as others can work in my project with the ITRI engineers. 90nm strained Si project also started in 2003 and was the most advanced CMOS technology at that time. By publishing more IEDM papers with NTU students, it is the first episode for NTU students to start the IC technology journey.

At the Department of Electrical Engineering, National Taiwan University, Chair Ruey-Beei Wu (his term from 2004-2007) would like to improve the undergraduate labs of semiconductor and IC technology teaching for the very first time.

With the TSMC teaching program, a particular course started with a series of lectures offered by TSMC experts. The I-V measurement tool, parameter analyzer, was also donated by TSMC and installed in the undergraduate lab for lab courses. I, as a lab instructor, redesigned all the lab experiments with the focus on N/P MOSFETs, and started to teach the NTU EE undergraduates how to do experiments for advanced CMOS technologies.

ITRI decided to quit the IC front end technology research in

2005. The 4 inch fab also stopped the operation. The UHVCVD (Ultra High Vacuum Chemical Vapor Deposition) used in my strained Si project was in good condition. With the help of ITRI and NDL, the UHVCVD was moved to National Nano Device Labs (NDL). Although the limited budget can not have the full operation of UHVCVD, the facility connection made the UHVCVD alive. The reaction chamber was maintained at 500℃ and baked to have a clean reactor chamber. In 2008, I was appointed as Deputy General Director of NDL, where Dr. Fu-Liang Yang was the General Director. With the guidance of Prof. Chenming Hu, FinFET and GAA (Gate All Around) projects were launched. I was responsible for the GAA project.

I received phone calls from Nobel Laureate Prof. Daniel Chee Tsui, who asked me to grow a high mobility Si channel for his quantum computing project. Using the ultraclean UHVCVD, which has been baked for 3 years, the strained Si with the

mobility of 2,400,000 cm^2/Vs was demonstrated and is still the world record so far. A series of IEDM papers on GAA were also published. Prof. Hu and Prof. Tsui inspired me to pursue research to a higher level.

In Jan. 2011, Intel-NTU CCC Center as the first I-RiCE center with the three side support by NSC, Intel and NTU was launched in NTU. The research of Intel-NTU center has nothing to do with IC technology and made less and less NTUEE undergraduates interested in IC technology. I was forced to do research alone again. My classmate, Prof. Shey-Shih Lu, successfully switched his research area from IIIV compound semiconductor to IC design and had good research projects with Media Tek with other professors since 2001. This made even less students to select IC technology as their graduate program. In NTU, there is no clean room, no equipment, and no sufficient journals. Few NTU professors would like to submit research work to IEDM/VLSI. I also thought to switch my career to IC design as Prof. Lu did. I decided to let Manger Alex Wei, HR, TSMC, and Prof. Wu, former chair of NTUEE, know the difficulties of IC technology education in NTU. I believed that this was how SVP Shany-Yi Chiang of TSMC was aware of NTU situation and asked Director Sam Pan to apply the big league project from government funding with TSMC leverage funding. With the strong help from Sam/Alex and other CoPIs, the phase I of big league project (7 to 5 nm technology nodes) was granted with the core value of integrity. To reduce my loading of paperwork, Alex and Sam recruited Allison Huang as the manager of TSMC center. Based on the strong collaboration of 4 people, we had many breakthroughs in NTU at that time. I devoted my best energy and best time after the following 9 years to the big league project as the return of the support of SVP Chiang.

In Feb. 2014, MTK-NTU center was launched, and Prof. S.-S. Lu was the first director. TSMC-NTU center and the big league project started in Aug. 2013. The former President of NTU, Prof. S.-C. Lee, was invited to be the center director and the PI of big league project. I became the CEO of TSMC center, and devoted myself to new era of industry/university collaboration, which had the idea that "Industry gave the problems, and university found the solutions." More and more NTU students selected IC technology as their graduate program. Both TSMC center and MTK center are directly under NTU Vice President's office.

Director and PI, former President Lee, decided to purchase He beam as main focus research at the very beginning of big league, and left no budget for me to do GeSn CVD epitaxy and GeSn channel transistors. With the understanding of Sam, I asked the additional support from AMAT. AMAT and NTU had a research project which allowed AMAT to provide me the research funding and GeSn CVD samples to do high mobility GeSn channel transistors. With AMAT, we jointly published an IEDM paper to demonstrate that GeSn had higher mobility than Ge by CVD epitaxy for the first time.

With TSMC and MOST support, phase II of big league project was granted from 2018 to 2023 to do the beyond 3 nm node technologies with accountability and integrity as core values. My research is GeSn nanosheet PFETs. More fortunately, my proposal on GeSi 3D NFETs was also accepted by Moonshot Program promoted by MOST Minister, Prof. L. -G. Chen. After 13 years hardship, our GeSi stacked nanosheets were selected as a 2021 VLSI highlight paper and reported by Nature Electronics as research highlight for the first from Taiwan. Our GeSn ultrathin body nanosheets won 2021 IEEE IEDM Roger A. Hacken Best Student Paper Award for the very first time from Taiwan. We also won the 2022 Best Student Paper of VLSI/TSA.

Prof. T. P. Ma gave a lot of guidance for phase I and II of the big league project and enriched our research results. I will follow his advices in his last email.

Recently, former President Lee appointed Prof. Chih-I, Wu, Graduate Institute of Photonics and Optoelectronics, as PI and Director of big league project and TSMC center, respectively. They claimed in NTU press release that 2D materials can be used in beyond 1 nm technology nodes and 2D material transistor performed as well as Si-based transistors. In their interview in a

special issue for the 20 years of Graduate Institute of Electronics Engineering, they said that 2D materials will be the focus of phase III of the big league project.

Now, I am working on [A generation Semiconductor project], the flagship project of MOST, with other 9 PIs. Hopefully, we can extend Si-based technologies beyond 1 nm node. As long as we work, there is Hope. Never give up your dream.

My dream was realized in NDL (National Nano Devices Labs, and now Taiwan Semiconductor Research Institute). I have no labs in NTU, but my group have used NDL facility for decades. The 2 hours bus drive one way does not scare my NTU students, who work for their dream and for Taiwan's future. With NDL support, both my moonshot project as PI and A generation project as coPI with PI,Prof. Po-Tsun Liu, won 2022 FutureTech Awards.

Technical Contributions

Prof. Liu's research started from photonics/solar cells in early stage and now focuses on 3D transistor and integration for 2nm node and beyond. Only very few companies such as TSMC, Intel, Samsung, and IBM, and research institutes such as IMEC and Leti are working in this area. For universities, professors working for 3D transistors for 2nm node and beyond are very limited due to the extraordinarily high barriers in terms of fundamental sciences and sophisticated technology tools. However, advanced transistor technology is important for global industry and economy.

His research contributions have four areas: (1) CVD tool improvement and high-quality Si/SiGe/GeSn epitaxy with nanometer accuracy, (2) high mobility GeSi/GeSn 3D transistor innovations, (3) Solid state physics and GeSn band structure discoveries, and (4) Si photonics on MIS LED and detectors. His research results have been adopted by industry or have the potential to be used in more Moore, more than Moore, and quantum computing.

He demonstrates the tallest transistor (8/16/24 stacked channels), the record high 2,400,000 cm^2/Vs electron mobility in strained Si, the first Si-capped SiGe/Ge channels with 3x mobility enhancement (in 5nm node production now), the first CVD GeSn outperforming MBE in terms of hole mobility, the first stacked GeSn/GeSi channel GAA (nanosheet/nanowire) transistors, and the first Si/SiGe/SiC MIS LED/photodetectors. He also invented the tree/E transistors, beyond Stacked GAA. His group also demonstrated the inverter function of complimentary FETs (CFETs) with pn junction isolation. He has 651+ papers (261+ journal papers, 31 IEDM, 12VLSI), 70 US patents, 2 China patents, 45 Taiwan ROC patents, more than 7658 citations with h-index=40, 44 Ph.D. graduates, and 142 master graduates. He has 6 graduate students as professors (2NTU, 1 NTNU, 1 NCHU, 1 NDHU, 1 NJUST), and 3 postdocs as professors (1 NTU, 1 NCU, 1 CGU). Currently, he is advising 20 PhD students and 20 masters.

After diligent work for more than 30 years, 2 papers in 2021 VLSI (Stacked n-channel transistors and SOT MRAM) were selected as highlight papers. The stacked n-channel transistor was also reported by Research Highlight Nature Electronics Vol. 4, July 2021, P452. The Stacked p-channels received 2022 IEDM Roger A. Hacken Best Student Paper Award. Stacked channels now reach 24 floors. Subthreshold slope now is 64 mV/dec, better than commercial 5 nm node with 69 and 68 mV/dec for nFEEs and pFETs, respectively.

Future Prospects of Research

Accidentally, the research training of my group fits well with industry need. Many students go to TSMC, and some go to Raydium, Etron Innolux, NTC, UMC, MTK, Vanguard, MXIC, AUO, Micron, Intel···. I am grateful for the funding support from industry. My students will like their work as part of their daily lives because of the true understanding of technologies in the work. I am preparing a proposal to do research from 1 nm to 2A technology nodes, where nanosheets, TreeFETs, CFETs, ultrathin body, Ferroelectric memory, and 3D IC are the focus. In the last decade of my career, I will teach more top talents who can do better than me in terms of work and life.